

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-099407

(43)Date of publication of application : 05.04.2002

(51)Int.Cl.

G06F 7/04

G06F 17/30

H04N 7/30

H04N 7/32

(21)Application number : 2000-290289

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 25.09.2000

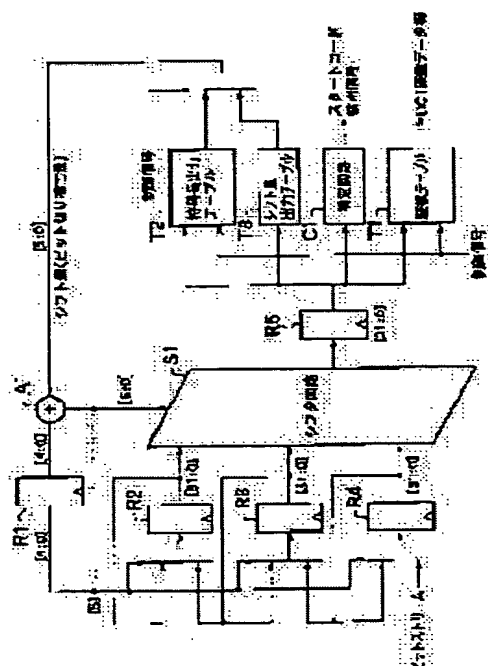
(72)Inventor : OGAMI AKIHIRO

## (54) START-CODE RETRIEVAL CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To shorten detecting time for detecting a start-code by retrieving a bit stream.

SOLUTION: In accordance with the results of comparison between shift output of a shifter circuit S1 shifting the bit stream and comparison information of a shifting-amount output table T3, the start-code retrieval circuit is provided so that a shifting amount of the shifter circuit S1 is given and the start-code is detected in retrieving the bit stream.



## LEGAL STATUS

[Date of request for examination]

28.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(11)特許出願公開番号  
特開2002-99407  
(P2002-99407A)

(43)公開日 平成14年4月5日(2002.4.5)

(51)Int.Cl.	識別記号	F I	サーチコード(参考)
G 0 6 F 7/04		G 0 6 F 7/04	A 5 B 0 7 5
17/30	1 7 0	17/30	1 7 0 H 5 C 0 5 9
	4 1 7		4 1 7
H 0 4 N 7/30		H 0 4 N 7/133	Z
7/32		7/137	Z
審査請求 未請求 請求項の数3 O L (全 9 頁)			

(21)出願番号 特願2000-290289(P2000-290289)

(22) 出願日 平成12年9月25日(2000.9.25)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 發明者 大上 晃弘

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(74) 代理人 100083806

弁理士 三好 秀和 (外7名)

Fターム(参考) 5B075 ND02 QM01

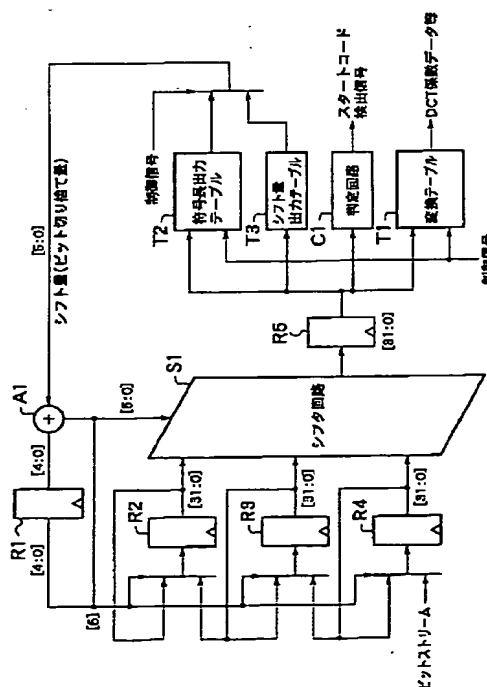
50059 KK11 MA23 ME01 ME17 NN01  
R000 RC24 UA05 UA34

(54) 【発明の名称】 スタートコード検索回路

(57) 【要約】

【課題】 この発明は、ビットストリームを検索してスタートコードを検出する検出時間を短縮することを課題とする。

【解決手段】 この発明は、ビットストリームをシフトするシフタ回路S1のシフト出力とシフト量出力テーブルT3の比較情報との比較結果に応じて、シフタ回路S1のシフト量を与え、ビットストリームを検索してスタートコードを検出するように構成される。



## 【特許請求の範囲】

【請求項1】 与えられたシフト量にしたがって入力された圧縮データ（ビットストリーム）をシフトし、シフトしたビットストリームからスタートコードと同じビット数の単位ビットストリームを出力するシフト回路と、前記シフト回路から出力された単位ビットストリームがスタートコードであるか否かを判定する判定回路とを具備し、

前記シフト回路により一連のビットストリームをシフトしながら順次検索して、一連のビットストリームの中からスタートコードを検出するスタートコード検索回路に

おいて、

前記シフト回路から出力された単位ビットストリームを受けて、単位ビットストリームと、スタートコードのビット配列に応じて予め用意された複数の比較情報とを比較し、比較結果に応じて前記シフト回路のシフト量を与えるシフト量出力テーブルを具備したことを特徴とするスタートコード検索回路。

【請求項2】 前記シフト量出力テーブルは、比較情報（ビットストリーム）と、該比較情報に対応するシフト量（切り捨て量）との関係が、

【表1】

検索 順序 ↓	ビットストリーム	切り捨て量
	00000000_00000000_00000001_xxxxxxxx	0
	xxxxxxxx_00000000_00000000_00000001	8
	xxxxxxxx_xxxxxxxxx_00000000_00000000	16
	xxxxxxxx_xxxxxxxxx_xxxxxxxxx_00000000	24
	いずれにもマッチしない場合	32

であることを特徴とする請求項1記載のスタートコード検索回路。

【請求項3】 前記シフト量出力テーブルは、比較情報

（ビットストリーム）と、該比較情報に対応するシフト量（切り捨て量）との関係が、

【表2】

	ビットストリーム	切り捨て量
検索順序 ↓	00000000_00000000_00000000_xxxxxxxxxx	0
	x0000000_00000000_00000000_1xxxxxxxxx	1
	xx000000_00000000_00000000_01xxxxxxxx	2
	xxx00000_00000000_00000000_001xxxxxxxx	3
	xxxx0000_00000000_00000000_0001xxxxxx	4
	xxxxx000_00000000_00000000_00001xxxxx	5
	xxxxxx00_00000000_00000000_000001xxxx	6
	xxxxxxx0_00000000_00000000_0000001xxx	7
	xxxxxxxx_00000000_00000000_00000000	8
	xxxxxxxx_x0000000_00000000_00000000	9
	xxxxxxxx_xx000000_00000000_00000000	10
	xxxxxxxx_xxx00000_00000000_00000000	11
	xxxxxxxx_xxxx0000_00000000_00000000	12
	xxxxxxxx_xxxxx000_00000000_00000000	13
	xxxxxxxx_xxxxxx00_00000000_00000000	14
	xxxxxxxx_xxxxxxx0_00000000_00000000	15
	xxxxxxxx_xxxxxxxx_00000000_00000000	16
	xxxxxxxx_xxxxxxxx_x0000000_00000000	17
	xxxxxxxx_xxxxxxxx_xx000000_00000000	18
	xxxxxxxx_xxxxxxxx_xxx00000_00000000	19
	xxxxxxxx_xxxxxxxx_xxxx0000_00000000	20
	xxxxxxxx_xxxxxxxx_xxxxx000_00000000	21
	xxxxxxxx_xxxxxxxx_xxxxxx00_00000000	22
	xxxxxxxx_xxxxxxxx_xxxxxxx0_00000000	23
	xxxxxxxx_xxxxxxxx_xxxxxxxx_00000000	24
	xxxxxxxx_xxxxxxxx_xxxxxxxx_x0000000	25
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xx000000	26
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxx00000	27
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxx0000	28
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxx000	29
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxx00	30
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxx0	31
	いずれにもマッチしない場合	32

であることを特徴とする請求項1記載のスタートコード検索回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、ビットストリームを検索してビットストリームに含まれるスタートコードを検出するスタートコード検索回路に関する。

【0002】

【従来の技術】例えば、情報の圧縮規格の一つであるMPEGに準拠した圧縮画像データ（以下、ビットストリームと呼ぶ）をデコードするデコード装置としては、例えば図5に示すようなものがある。図5において、デコード装置は、可変長符号デコーダ回路B1、RLD回路B2、逆量子化回路B3、逆DCT回路B4、動き補償・フレーム予測回路B5ならびにフレームメモリM1を備えて構成されている。

【0003】このようなデコード装置において、ビットストリームは例えば外部、例えば衛星電波受信機やDVDなどから入力される。入力されたビットストリームが

ら、ビットストリーム内の目印であるスタートコードが可変長符号デコード回路B1で検索される。検索において、順次ビットストリームから画像のDCT係数のランレベル情報や、動きベクトル及びその他のヘッダ情報が復号される。復号されたDCT係数のランレベル情報はRLD回路B2でDCT係数へ変換され、更に逆量子化回路B3で量子化特性と量子化マトリクスによって決定される値で逆量子化される。そして、逆DCT回路B4で逆離散コサイン変換され、復号画像として動き補償・フレーム予測回路B5に入力される。動き補償・フレーム予測回路B5では、1ピクチャの場合は復号画像を復号信号として出力する。P、Bピクチャの場合は、各画像タイプに従って適時フレームメモリM1に格納された画像情報から動きベクトルを用いて予測画像を生成し、復号画像と予測画像を足し合わせたものを復号信号として出力する。

【0004】図6は、従来のスタートコード検索機能付可変長符号デコード回路の構成を示す図である。図6において、スタートコード検索機能付可変長符号デコード

回路は、レジスタR1～R5、加算器A1、シフト回路S1、ビットストリームからDCT係数のランレベル形式等に変換する変換テーブルT1、ビットストリームの先頭にある符号語から符号長を出力する符号長出力テーブルT2、ならびにスタートコードを検出する判定回路C1を備えて構成されている。なお、MPEGではスタートコードは32ビット長であり、最上位ビットから23ビット目までが“0”で、24ビット目が“1”という特徴を有している。また、スタートコードは、ビットストリーム内でバイトアラインされているものとする。

【0005】図6において、FIFOに構成されたレジスタR2、R3、R4にビットストリームが先頭から順に格納される。レジスタR2～R4に格納されたビットストリームの先頭ビット位置をレジスタR1に保持する。この状態で1サイクル分クロックを進めると、レジスタR2～R4から出力されたビットストリームからシフト回路S1によって頭出しが行われ、レジスタR5に格納される。これを初期状態とする。

【0006】次に、判定回路C1をレジスタR5の値で参照することにより、頭出しされてレジスタR5に格納されたデータがスタートコードか否かが判定される。スタートコードであると判定されるまで、8ビット分ビットストリームを先頭から切り捨てる。すなわち、以下の処理を行う。

【0007】1. レジスタR1の値と“8”を加算器A1で加えた値（これをnとする）が、新たなビットストリーム先頭の位置となる。この値nの下位5ビットを、レジスタR1に格納する。

【0008】2. FIFO（レジスタR2、R3、R4）からの出力を、シフト回路S1を用いてnビットシフトさせ、頭出ししたビットストリームをレジスタR5に格納する。

【0009】3. nが32以上の値であった場合は、FIFOを32ビット分更新する。

【0010】このような検索処理を行うことにより、与えられたビットストリームからスタートコードが検出され、検出されたスタートコードがレジスタR5に格納される。

【0011】

【発明が解決しようとする課題】以上説明したように、ビットストリームからスタートコードを検索する従来の検索回路においては、ビットストリームから32ビットのスタートコードを検出する場合には、一連のビットストリームの先頭から1サイクル当たり8ビット（＝スタートコードのバイト間隔）ずつ検索を進めていた。このため、ビットストリームからスタートコードを検出するためには、多大な検索時間が必要になるといった不具合を招いていた。

【0012】そこで、この発明は、上記に鑑みてなされたものであり、その目的とするところは、ビットストリームを検索してスタートコードを検出する検出時間を短縮したスタートコード検索回路を提供することにある。

【0013】

【課題を解決するための手段】上記目的を達成するために、課題を解決するための第1の手段は、与えられたシフト量にしたがって入力された圧縮データ（ビットストリーム）をシフトし、シフトしたビットストリームからスタートコードと同じビット数の単位ビットストリームを出力するシフト回路と、前記シフト回路から出力された単位ビットストリームがスタートコードであるか否かを判定する判定回路とを具備し、前記シフト回路により一連のビットストリームをシフトしながら順次検索して、一連のビットストリームの中からスタートコードを検出するスタートコード検索回路において、前記シフト回路から出力された単位ビットストリームを受けて、単位ビットストリームと、スタートコードのビット配列に応じて予め用意された複数の比較情報とを比較し、比較結果に応じて前記シフト回路のシフト量を与えるシフト量出力テーブルを具備したことを特徴とする。

【0014】第2の手段は、前記第1の手段において、前記シフト量出力テーブルは、比較情報（ビットストリーム）と、該比較情報に対応するシフト量（切り捨て量）との関係が、

【0015】

【表3】

	ビットストリーム	切り捨て量
検索 順序 ↓	00000000_00000000_00000001_xxxxxxxxx	0
	xxxxxxxx_00000000_00000000_00000001	8
	xxxxxxxx_xxxxxxxxx_00000000_00000000	16
	xxxxxxxx_xxxxxxxxx_xxxxxxxxx_00000000	24
	いずれにもマッチしない場合	32

であることを特徴とする。

【0016】第3の手段は、前記シフト量出力テーブル

は、比較情報（ビットストリーム）と、該比較情報に対応するシフト量（切り捨て量）との関係が、

【0017】

【表 4】

ビットストリーム		切り捨て量
検索順序 ↓	00000000_00000000_00000000_xxxxxxxxxx	0
	x0000000_00000000_00000000_1xxxxxxxxx	1
	xx000000_00000000_00000000_01xxxxxxxx	2
	xxx00000_00000000_00000000_001xxxxxxxx	3
	xxxx0000_00000000_00000000_0001xxxxxx	4
	xxxxx000_00000000_00000000_00001xxxxx	5
	xxxxxx00_00000000_00000000_000001xxxx	6
	xxxxxxx0_00000000_00000000_0000001xxx	7
	xxxxxxxx_00000000_00000000_00000000	8
	xxxxxxxx_x0000000_00000000_00000000	9
	xxxxxxxx_xx000000_00000000_00000000	10
	xxxxxxxx_xxx00000_00000000_00000000	11
	xxxxxxxx_xxxx0000_00000000_00000000	12
	xxxxxxxx_xxxxx000_00000000_00000000	13
	xxxxxxxx_xxxxxx00_00000000_00000000	14
	xxxxxxxx_xxxxxxx0_00000000_00000000	15
	xxxxxxxx_xxxxxxxx_00000000_00000000	16
	xxxxxxxx_xxxxxxxx_x0000000_00000000	17
	xxxxxxxx_xxxxxxxx_xx000000_00000000	18
	xxxxxxxx_xxxxxxxx_xxx00000_00000000	19
	xxxxxxxx_xxxxxxxx_xxxx0000_00000000	20
	xxxxxxxx_xxxxxxxx_xxxxx000_00000000	21
	xxxxxxxx_xxxxxxxx_xxxxxx00_00000000	22
	xxxxxxxx_xxxxxxxx_xxxxxxx0_00000000	23
	xxxxxxxx_xxxxxxxx_xxxxxxxx_00000000	24
	xxxxxxxx_xxxxxxxx_xxxxxxxx_x0000000	25
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xx000000	26
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxx00000	27
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxx0000	28
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxx000	29
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxx00	30
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxx0	31
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx0	32
いずれにもマッチしない場合		32

であることを特徴とする。

【0018】

【発明の実施の形態】以下、図面を用いてこの発明の実施形態を説明する。

【0019】図1はこの発明の一実施形態に係るスタートコード検索回路の構成を示す図である。図1において、この実施形態のスタートコード検索回路は、図6に示す構成に加えて、シフト量出力テーブルT3を備えて構成され、図6に示す回路と同様にビットストリームから可変長符号をデコードする機能（この発明の特徴となるものではない）も備えており、図6に示すと同様の変換テーブルT1ならびに符号長出力テーブルT2は、専らビットストリームから可変長符号をデコードする際に使用される構成要素である。また、レジスタR1～R5、加算器A1、シフト回路S1は、ビットストリームからスタートコードを検出する際に用いられるとともに、ビットストリームから可変長符号をデコードする際

にも使用されるものである。なお、この実施形態では、スタートコードは、従来と同様なビット構成とし、ビットストリーム内でバイトアラインされているものとする。

【0020】シフト量出力テーブルT3は、レジスタR5に格納された32ビットのビットストリームと、図2に示す32ビットの4つの比較情報とを比較し、比較結果に応じて切り捨て量（シフト量）mを出力する。32ビットの比較情報は、図2に示すように、

【表 5】

- (1) 00000000\_00000000\_00000001\_XXXXXXXX
- (2) XXXXXXXX\_00000000\_00000000\_00000001
- (3) XXXXXXXX\_XXXXXXX\_00000000\_00000000
- (4) XXXXXXXX\_XXXXXXX\_XXXXXXX\_00000000

となる。レジスタR5に格納された32ビットのビットストリームと、上記(1)に示す比較情報との比較において両者が一致した場合には、レジスタR5に格納され

たビットストリームは、スタートコードであり、判定回路C1によりスタートコードであると検出される。したがって、切り捨ては行われず、切り捨て量 $m$ としては“0”となる。次に、レジスタR5に格納された32ビットのビットストリームと、上記(2)に示す比較情報との比較において両者が一致した場合には、シフト量出力テーブルT3は、切り捨て量 $m$ として“8”を出力する。レジスタR5に格納された32ビットのビットストリームと、上記(3)に示す比較情報との比較において両者が一致した場合には、シフト量出力テーブルT3は、切り捨て量 $m$ として“16”を出力する。レジスタR5に格納された32ビットのビットストリームと、上記(4)に示す比較情報との比較において両者が一致した場合には、シフト量出力テーブルT3は、切り捨て量 $m$ として“24”を出力する。レジスタR5に格納された32ビットのビットストリームが、シフト量出力テーブルのいずれの値とも一致(マッチ)しなかった場合には、シフト量出力テーブルT3は、切り捨て量 $m$ として“32”を出力する。このようなシフト量出力テーブルT3は、例えば論理ゲートやメモリのRAM、ROM等により構成される。

【0021】このような構成において、まずFIFO(レジスタR2、R3、R4)にビットストリームが先頭から順に格納される。FIFOに格納されたビットストリームの先頭ビット位置をレジスタR1に保持する。この状態で1サイクル分クロックを進めると、FIFOから出力されたビットストリームからシフト回路S1によって32ビットのビットストリームが出力されて頭出しが行われ、レジスタR5に格納される。これを初期状態とする。

【0022】このような初期状態において、判定回路C1をレジスタR5の値で参照することにより、レジスタR5に格納された値がスタートコードであるか否かを判定する。スタートコードと判定されるまで、 $m$ ビット分ビットストリームを先頭から順次切り捨てる。切り捨て量 $m$ の値は、レジスタR5の値をシフト量出力テーブルT3の図2に示す値と先頭から順次比較して、マッチあるいはマッチしないときのシフト量出力テーブルT3の値となる。レジスタR5の下位24ビットの値が、「00000000\_00000000\_00000001」にマッチするか否かが判定され、マッチした場合は $m=8$ とする。レジスタR5の下位16ビットの値が、「00000000\_00000000」にマッチするか否かが判定され、マッチした場合は $m=16$ とする。レジスタR5の下位8ビットの値が、「00000000」にマッチするか否かが判定され、マッチした場合は $m=24$ とする。いずれでもない場合には、 $m=32$ とする。

【0023】このようにして、切り捨て量 $m$ がシフト量出力テーブルT3から出力されると、この切り捨て量に基づいてFIFO(レジスタR2、R3、R4)からシ

フト回路S1に与えられるビットストリームがシフト回路S1でシフトされて切り捨てが行われる。切り捨て処理は、従来と同様に行われて、シフト量出力テーブルT3から出力された切り捨て量 $m$ とレジスタR1に格納された値とを加算器A1で加算し、加算結果のシフト量としてFIFO(レジスタR2、R3、R4)からシフト回路S1に与えられてビットストリームがシフト回路S1でシフトされる。

【0024】このような検索処理をビットストリームからスタートコードが検出されるまで順次行われる。したがって、上記実施形態においては、シフト量出力テーブルT3を備えることによって、1サイクル当たり最大で32ビットずつビットストリームの検索を進めることが可能となる。これにより、ビットストリームからスタートコードを検出するまでの時間を従来に比べて短縮することができるようになる。

【0025】図3はこの発明の他の実施形態に係るスタートコード検索回路の構成を示す図である。図3において、この実施形態の特徴とするところは、スタートコードが、ビットストリーム内でバイトアラインされていないものに適用できることを特徴とし、図1に示すシフト量出力テーブルT3に代えてシフト量出力テーブルT4を備え、他の構成は図1と同様である。なお、図3において、図1と同符号のものは同様な構成であり、その説明は省略する。

【0026】シフト量出力テーブルT4は、レジスタR5に格納された32ビットのビットストリームと、図4に示す32ビットの比較情報とを比較し、比較結果に応じて切り捨て量(シフト量) $m$ を出力する。32ビットの比較情報は、図4に示すように、「00000000\_00000000\_00000001\_XXXXXXX」～「XXXXXXX\_XXXXXXX\_XXXXXX\_XXXXXX0」となり、切り捨て量 $m$ は、それぞれの比較情報に対応して図4に示すように $m=0\sim 31$ となり、いずれにもマッチしない場合には、 $m=32$ となる。

【0027】このようなシフト量出力テーブルT4を用い、先の実施形態と全く同様にしてシフト量出力テーブルT4から出力された切り捨て量 $m$ に基づいてシフト回路S1でシフトを行い、ビットストリームを検索してビットストリームからスタートコードを検出する。したがって、このような実施形態においては、スタートコードが、ビットストリーム内でバイトアラインされていない場合であっても、先の実施形態と同様の効果を得ることができる。

【0028】

【発明の効果】以上説明したように、この発明によれば、ビットストリームをシフトするシフト回路のシフト出力とシフト量出力テーブルの比較情報との比較結果に応じて、シフト回路のシフト量を与えるようにしたので、ビットストリームを検索してスタートコードを検出

するようにしたので、スタートコードを検出する時間を従来に比べて短縮することができる。

【図面の簡単な説明】

【図1】 この発明の一実施形態に係るスタートコード検索回路の構成を示す図である。

【図2】 図1に示すシフト量出力テーブルT3の内容を示す図である。

【図3】 この発明の他の実施形態に係るスタートコード検索回路の構成を示す図である。

【図4】 図3に示すシフト量出力テーブルT4の内容を示す図である。

【図5】 圧縮画像データをデコードする従来の装置の構成を示す図である。

成を示す図である。

【図6】 スタートコード検索機能を有する従来の可変長符号デコード回路の構成を示す図である。

【符号の説明】

R1, R2, R3, R4, R5 レジスタ

A1 加算器

S1 シフト回路

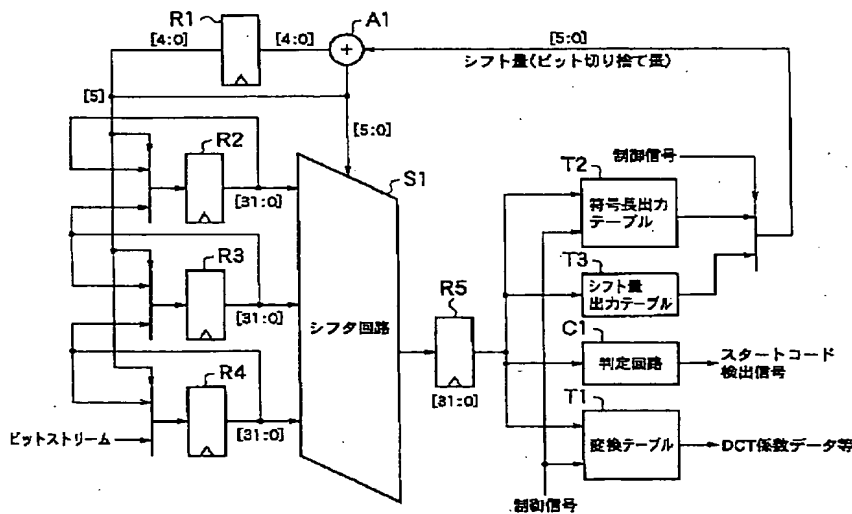
C1 判定回路

T1 変換テーブル

T2 符号長出力テーブル

T3, T4 シフト量出力テーブル

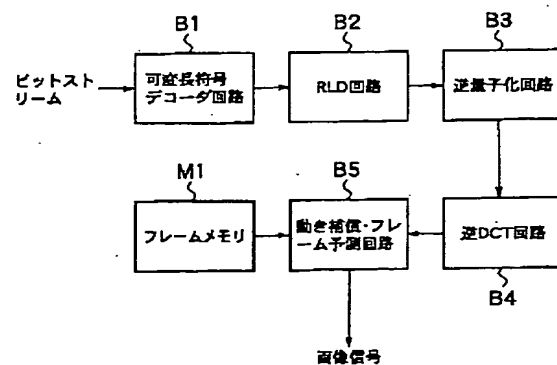
【図1】



【図2】

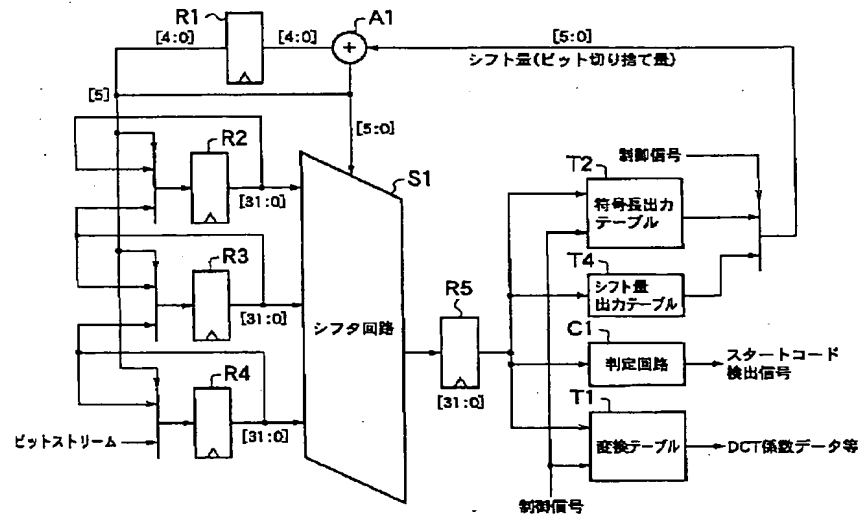
ビットストリーム	切り捨て量
00000000_00000000_00000001_xxxxxxxxxx	0
xxxxxxxx_00000000_00000000_00000001	8
xxxxxxxx_xxxxxxxxxx_00000000_00000000	16
xxxxxxxx_xxxxxxxxxx_xxxxxxxxxx_00000000	24
いずれにもマッチしない場合	32

【図5】





【図3】



【図4】

検索順序	ビットストリーム	切り捨て量
	00000000_00000000_00000000_xxxxxxxxxx	0
	xx000000_00000000_00000000_1xxxxxxxxx	1
	xx000000_00000000_00000000_01xxxxxxxx	2
	xx000000_00000000_00000000_001xxxxxxxx	3
	xxxx0000_00000000_00000000_0001xxxxxx	4
	xxxx0000_00000000_00000000_00001xxxxx	5
	xxxx0000_00000000_00000000_000001xxxx	6
	xxxx0000_00000000_00000000_0000001xxx	7
	xxxxxxxx_00000000_00000000_00000000	8
	xxxxxxxx_x0000000_00000000_00000000	9
	xxxxxxxx_xx000000_00000000_00000000	10
	xxxxxxxx_xxx00000_00000000_00000000	11
	xxxxxxxx_xxxx0000_00000000_00000000	12
	xxxxxxxx_xxxxx000_00000000_00000000	13
	xxxxxxxx_xxxxxx00_00000000_00000000	14
	xxxxxxxx_xxxxxxx0_00000000_00000000	15
	xxxxxxxx_xxxxxxxx_00000000_00000000	16
	xxxxxxxx_xxxxxxxx_x0000000_00000000	17
	xxxxxxxx_xxxxxxxx_xx000000_00000000	18
	xxxxxxxx_xxxxxxxx_xxx00000_00000000	19
	xxxxxxxx_xxxxxxxx_xxxx0000_00000000	20
	xxxxxxxx_xxxxxxxx_xxxxx000_00000000	21
	xxxxxxxx_xxxxxxxx_xxxxxx00_00000000	22
	xxxxxxxx_xxxxxxxx_xxxxxxxx_00000000	23
	xxxxxxxx_xxxxxxxx_xxxxxxxx_00000000	24
	xxxxxxxx_xxxxxxxx_xxxxxxxx_x0000000	25
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xx000000	26
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxx00000	27
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxx0000	28
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxx000	29
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxx00	30
	xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx0	31
	いずれにもマッチしない場合	32

【図6】

